

# 说明书

---

## 一种高速超结横向绝缘栅双极型晶体管

### 技术领域

本发明属于半导体功率器件技术领域，具体的说是涉及一种高速超结横向绝缘栅双极型晶体管。

### 背景技术

在超结横向绝缘栅场效应晶体管（LIGBT: Lateral Insulated Gate Bipolar Transistor）中，电子和空穴同时参与导电，这两种载流子形成电导调制，极大地降低了器件的比导通电阻，减小了器件占用的芯片面积，其典型结构参见图 1（包括图 1a 和图 1b）所示晶体管结构。然而，在基于体硅衬底制造的器件中载流子会进入到轻掺杂衬底中，形成非平衡载流子。这样，器件关断时需要一定时间抽取这些载流子，延长了关断时间，增大了关断功耗。

目前最常用的解决方案是使用绝缘体上硅（SOI: Silicon on Insulator）衬底代替体硅衬底，如图 2（包括图 2a 和图 2b）所示，在超结结构部分和轻掺杂衬底之间插入一层绝缘体，该绝缘体一般采用二氧化硅材料。绝缘体层能有效地阻挡载流子进入轻掺杂衬底，从而避免了关断时对轻掺杂衬底中载流子的抽取，缩短了关断时间，减小了关断功耗，但是，此方案存在着 SOI 衬底工艺复杂，成本是体硅材料的几倍的弊端。

另一种解决方案是直接使用绝缘衬底代替体硅衬底，比如用蓝宝石衬底，如图 3（包括图 3a 和图 3b）所示，将半导体超结结构制造在本征蓝宝石衬底上。本征蓝宝石衬底不导电，是一种良好的绝缘体，使得半导体超结结构中的载流子不会进入本征蓝宝石衬底，也就避免了关断时对衬底中载流子的抽取。相应地，在蓝宝石等绝缘衬底上制造的超结 LIGBT 关断时间短，关断功耗小。但是此方案中的蓝宝石衬底的成本更高。

综上所述，现有技术中不管是采用在超结结构部分和轻掺杂衬底之间插入一层绝缘体层，或者直接使用绝缘衬底代替体硅衬底来解决 LIGBT 器件中的载流子会进入轻掺杂衬底，导致器件的关断时间长、关断功耗大的问题的同时均不能有效解决随之而来的绝缘性衬底工艺复杂、成本高的矛盾。

## 发明内容

鉴于已有技术存在的缺陷，本发明的目的是要提供一种高速超结横向绝缘栅双极型晶体管，达到以低成本在体硅衬底上实现超结 LIGBT 的快速关断的目的。

为了实现上述目的，本发明的技术方案：

一种高速超结横向绝缘栅双极型晶体管，其特征在于所述晶体管的元胞结构包括：

半导体第一衬底区；

耐压区，其位于所述半导体第一衬底区的表面上，由相互交替的对应不同导电类型的半导体第一漂移区和半导体第二漂移区构成，所述半导体第一漂移区的导电类型与所述半导体第一衬底区相同，所述半导体第二漂移区的导电类型与所述半导体第一衬底区相反；

半导体场终止区，其与所述半导体第一衬底区所对应的导电类型相同并位于所述半导体第一衬底区表面上，在所述半导体场终止区中设有至少一个与所述半导体第一衬底区所对应的导电类型相反的半导体集电区且通过在所述半导体集电区的部分表面覆盖导体以构成所述晶体管的集电极；

半导体体区，其与所述半导体第一衬底区所对应的导电类型相反；

半导体发射区，其与所述半导体第一衬底区所对应的导电类型相同并位于所述半导体体区内，部分所述半导体体区和部分所述半导体发射区通过导体相连以构成所述晶体管的发射极；

栅绝缘层，其被覆盖在部分所述半导体发射区、部分所述半导体体区以及部分所述耐压区的表面，并通过覆盖在所述栅绝缘层表面上的半导体多晶硅栅区以及部分覆盖在所述半导体多晶硅栅区上的导体构成所述晶体管的栅电极，所述半导体多晶硅栅区与所述半导体第一衬底区所对应的导电类型相同；并由部分所述半导体发射区、部分所述半导体体区、所述栅绝缘层、所述半导体多晶硅栅区、所述栅电极和部分所述耐压区构成所述晶体管的栅极结构；

其中，所述半导体第一漂移区和所述半导体第二漂移区相接触且所构成的接触面分别垂直于所述半导体第一衬底区和所述半导体场终止区；

所述耐压区与所述半导体场终止区相接触且所构成的接触面垂直于所述半导体第一衬底区。

进一步地，所述导电类型为N型或者P型。

进一步地，所述晶体管所采用的半导体材料包括但不限于硅、砷化镓、氮化镓或者碳化硅中的任意一种。

进一步地，所述半导体场终止区通过与所述半导体第一衬底区所对应的导电类型相同的半导体缓冲区与所述半导体集电区接触，其中，所述半导体缓冲区位于所述半导体场终止区内，所述半导体集电区位于所述半导体缓冲区内。

进一步地，所述半导体场终止区通过与所述半导体第一衬底区所对应的导电类型相反的半导体辅助区与所述半导体集电区接触，其中，接触面垂直于所述半导体第一衬底区，所述半导体集电区位于所述半导体辅助区内，所述半导体辅助区采用与所述半导体第二漂移区相同的杂质浓度分布。

进一步地，所述元胞结构还包括第二衬底区，其位于所述半导体第一衬底区底面，且掺杂浓度小于所述半导体第一衬底区。

进一步地，所述半导体场终止区至少被设置有一个与所述半导体第一衬底区所对应的导电类型相同的半导体第一隔离区，所述半导体第一隔离区与所述半导体第一衬底区相接触；所述半导体场终止区与所述半导体第一隔离区的接触面垂直于所述半导体第一衬底区。进一步地，所述半导体辅助区至少被设置有一个与所述半导体第一衬底区所对应的导电类型相同的半导体第二隔离区，所述半导体第二隔离区与所述半导体第一衬底区相接触；所述半导体辅助区与所述半导体第二隔离区的接触面垂直于所述半导体第一衬底区。

半导体第一衬底区进一步地，所述栅极结构为平面型栅极结构或者沟槽型栅极结构。

进一步地，所述半导体第一衬底区为重掺杂区。

与现有技术相比，本发明的有益效果：

本发明有效地实现了以低成本在体硅衬底上构造超结 LIGBT 而达到快速关断的目的，具体的通过使得半导体第一衬底区为重掺杂区，从而使得从半导体集电区注入的少数载流子在俄歇效应的作用下很快复合掉，避免了在衬底中积累大量非平衡载流子，达到快速关断的目的。另，由于所述耐压区中半导体第一漂移区的杂质总数小于半导体第二漂移区的杂质总数，进而使得耐压层中的等效杂质为第二种导电类型。具体而言，沿着N柱和P柱排列的方向，所述半导体第二漂移区的杂质总数减去所述半导体第一漂移区的杂质总数的差除以耐

压层的长度所得的平均杂质剂量在  $10^{12}\text{cm}^{-2}$  左右；在器件正向阻断时，这些等效杂质与所述半导体第一衬底区中的杂质和所述半导体场终止区中的杂质之间建立起电场从而获得高击穿电压。

## 附图说明

图 1a 为常规超结 LIGBT 的结构示意图；

图 1b 为图 1a 中虚线对应的截面示意图；

图 2a 为 SOI 衬底超结 LIGBT 的结构示意图；

图 2b 为图 2a 中虚线对应的截面示意图；

图 3a 为蓝宝石衬底超结 LIGBT 的结构示意图；

图 3b 为图 3a 中虚线对应的截面示意图；

图 4a 为本发明所述的实例 1 对应的超结 LIGBT 的结构示意图；

图 4b 为图 4a 中虚线对应的截面示意图；

图 5a 为本发明所述的实例 2 对应的超结 LIGBT 的结构示意图；

图 5b 为图 5a 中虚线对应的截面示意图；

图 6a 为本发明所述的实例 3 对应的超结 LIGBT 的结构示意图；

图 6b 为图 6a 中虚线对应的截面示意图；

图 7a 为本发明所述的实例 4 对应的超结 LIGBT 的结构示意图；

图 7b 为图 7a 中虚线对应的截面示意图；

图 8a 为本发明所述的实例 5 对应的超结 LIGBT 的结构示意图；

图 8b 为图 8a 中虚线对应的截面示意图；

图 9a 为本发明所述的实例 6 对应的超结 LIGBT 的结构示意图；

图 9b 为图 9a 中虚线对应的截面示意图；

图 10a 为本发明所述的实例 7 对应的超结 LIGBT 的结构示意图；

图 10b 为图 10a 中虚线对应的截面示意图；

图 11a 为本发明所述的实例 8 对应的超结 LIGBT 的结构示意图；

图 11b 为图 11a 中虚线对应的截面示意图；

图 12a 为本发明所述的实例 9 对应的超结 LIGBT 的结构示意图；

图 12b 为图 12a 中虚线对应的截面示意图。

图中：01、发射极，02、栅电极，03、集电极，10、半导体第一漂移区，11、半导体发射区，12、半导体缓冲区，13、半导体场终止区，14、半导体第

一衬底区，15、半导体第一隔离区，16、半导体第二隔离区，20、半导体第二漂移区，21、半导体体区，22、半导体集电区，23、半导体第二衬底区，24、半导体辅助区，30、多晶硅栅区，40、栅绝缘层，41、绝缘体，50、蓝宝石。

## 具体实施方式

为使本发明的目的、技术方案和优点更加清楚，下面将结合本发明实施例中的附图，对本发明的技术方案进行清楚、完整地描述，显然，所描述的实施例是本发明一部分实施例，而不是全部的实施例。基于本发明中的实施例，本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例，都属于本发明保护的范围。

需要说明的是，本发明的说明书和权利要求书及上述附图中的术语“第一”、“第二”等是用于区别类似的对象，而不必用于描述特定的顺序或先后次序。应该理解这样使用的数据在适当情况下可以互换，以便这里描述的本发明的实施例。此外，术语“包括”和“具有”以及他们的任何变形，意图在于覆盖不排他的包含，例如，包含了一系列步骤或单元的过程、方法、系统、产品或设备不必限于清楚地列出的那些步骤或单元，而是可包括没有清楚地列出的或对于这些过程、方法、产品或设备固有的其它步骤或单元。

本发明实施例提供了一种超结 LIGBT 所对应的元胞结构。该超结 LIGBT 的元胞结构包括：半导体第一衬底区，所述半导体第一衬底区为重掺杂区，其掺杂浓度大于  $10^{18} \text{ cm}^{-3}$ ；耐压区，其位于所述半导体第一衬底区表面上，由相互交替的对应不同导电类型的半导体第一漂移区和半导体第二漂移区构成，所述半导体第一漂移区的导电类型与所述半导体第一衬底区相同，所述半导体第二漂移区的导电类型与所述半导体第一衬底区相反，所述导电类型为 N 型或者 P 型；

半导体场终止区，其与所述半导体第一衬底区所对应的导电类型相同并位于所述半导体第一衬底区表面上，在所述半导体场终止区中设有至少一个与所述半导体第一衬底区所对应的导电类型相反的半导体集电区且通过在所述半导体集电区的部分表面覆盖导体以构成所述晶体管的集电极；半导体体区，其与所述半导体第一衬底区所对应的导电类型相反；半导体发射区，其与所述半导体第一衬底区所对应的导电类型相同并位于所述半导体体区内，部分所述半导

体区和部分所述半导体发射区通过导体相连以构成所述晶体管的发射极；栅绝缘层，其被覆盖在部分所述半导体发射区、部分所述半导体体区以及部分所述耐压区的表面，并通过覆盖在所述栅绝缘层表面上的半导体多晶硅栅区以及部分覆盖在所述半导体多晶硅栅区上的导体构成所述晶体管的栅电极，所述半导体多晶硅栅区与所述半导体第一衬底区所对应的导电类型相同，所述栅极结构为平面型栅极结构或者沟槽型栅极结构；并由部分所述半导体发射区、部分所述半导体体区、所述栅绝缘层、所述半导体多晶硅栅区、所述栅电极和部分所述耐压区构成所述晶体管的栅极结构；其中，所述半导体第一漂移区和所述半导体第二漂移区相接触且所构成的接触面分别垂直于所述半导体第一衬底区和所述半导体场终止区；所述耐压区与所述半导体场终止区相接触且所构成的接触面垂直于所述半导体第一衬底区。

在一种可选的实施方式中，所述元胞结构还包括第二衬底区，其位于所述半导体第一衬底区底面，且掺杂浓度小于所述半导体第一衬底区，优选其掺杂浓度小于  $10^{17} \text{ cm}^{-3}$ ；以便实现在集成电路中的应用。

在一种可选的实施方式中，所述晶体管所采用的半导体材料包括但不限于硅、砷化镓、氮化镓或者碳化硅中的任意一种。

在一种可选的实施方式中，所述半导体场终止区通过与所述半导体第一衬底区所对应的导电类型相同的缓冲区与所述半导体集电区接触，其中，所述缓冲区位于所述半导体场终止区内，所述半导体集电区位于所述缓冲区内。

在一种可选的实施方式中，所述半导体场终止区通过与所述半导体第一衬底区所对应的导电类型相反的半导体辅助区与所述半导体集电区接触，其中，接触面垂直于所述半导体第一衬底区，所述半导体集电区位于所述半导体辅助区内，所述半导体辅助区采用与所述半导体第二漂移区相同的杂质浓度分布。半导体辅助区在一种可选的实施方式中，所述半导体场终止区至少被设置有一个与所述半导体第一衬底区所对应的导电类型相同的半导体第一隔离区以获得更好的隔离效果，所述半导体第一隔离区与所述半导体第一衬底区相接触；所述半导体场终止区与所述半导体第一隔离区的接触面垂直于所述半导体第一衬底区。优选的所述半导体第一隔离区其掺杂浓度大于  $10^{18} \text{ cm}^{-3}$ 。

在一种可选的实施方式中，所述半导体辅助区至少被设置有一个与所述半导体第一衬底区所对应的导电类型相同的半导体第二隔离区以获得更好的隔离效果，所述半导体第二隔离区与所述半导体第一衬底区相接触；所述半导体辅

助区与所述半导体第二隔离区的接触面垂直于所述半导体第一衬底区。优选的所述半导体辅助区、半导体第二隔离区其掺杂浓度大于  $10^{18} \text{ cm}^{-3}$ 。

在上述可选的实施方式中本发明重要发明点有两点：其一是半导体第一衬底区为重掺杂区，以使得从半导体集电区注入的少数载流子在俄歇效应的作用下很快复合掉，避免了在衬底中积累大量非平衡载流子，实现快速关断；其二是所述耐压层中半导体第一漂移区的杂质总数小于半导体第二漂移区的杂质总数，使得耐压层中的等效杂质为第二种导电类型；具体而言，沿着 N 柱和 P 柱排列的方向，所述半导体第二漂移区的杂质总数减去所述半导体第一漂移区的杂质总数的差除以耐压层的长度所得的平均杂质剂量在  $10^{12} \text{ cm}^{-2}$  左右；从而在器件正向阻断时，这些等效杂质与所述半导体第一衬底区中的杂质和所述半导体场终止区中的杂质之间建立起电场，获得高击穿电压。

下面通过几个可选的实施实例对上述内容进行说明：

如图 4a-图 4b 所示的实例 1，该超结 LIGBT 其元胞结构包括：半导体第一衬底区 14，所述半导体第一衬底区为重掺杂区，其掺杂浓度大于  $10^{18} \text{ cm}^{-3}$ ；耐压区，其位于所述半导体第一衬底区表面上，由相互交替的对应不同导电类型的半导体第一漂移区 10 和半导体第二漂移区 20 构成，所述半导体第一漂移区 10 的导电类型与所述半导体第一衬底区 14 相同，所述导电类型为 N 型，所述半导体第二漂移区 20 的导电类型为 P 型；半导体场终止区 13，其与所述半导体第一衬底区 14 所对应的导电类型相同即 N 型并位于所述半导体第一衬底区 14 表面上，在所述半导体场终止区 13 中设有至少一个导电类型为 P 型的半导体集电区 22 且通过在所述半导体集电区 22 的部分表面覆盖导体以构成所述晶体管的集电极 03；半导体体区 21，其所对应的导电类型为 P 型；半导体发射区 11，其所对应的导电类型为 N 型并位于所述半导体体区 21 内，部分所述半导体体区 21 和部分所述半导体发射区 11 通过导体相连以构成所述晶体管的发射极 01；栅绝缘层 40，其被覆盖在部分所述半导体发射区 11、部分所述半导体体区 21 以及部分所述耐压区的表面，并通过覆盖在所述栅绝缘层 40 表面上的半导体多晶硅栅区 30 以及部分覆盖在所述半导体多晶硅栅区 30 上的导体构成所述晶体管的栅电极 02，所述半导体多晶硅栅区 30 所对应的导电类型为 N 型；并由部分所述半导体发射区 11、部分所述半导体体区 21、所述栅绝缘层 40、所述半导体多晶硅栅区 30、所述栅电极 02 和部分所述耐压区构成所述晶体管的栅极结构，所述

栅极结构为平面型栅极结构或者沟槽型栅极结构；其中，所述半导体第一漂移区 10 和所述半导体第二漂移区 20 相接触且所构成的接触面分别垂直于所述半导体第一衬底区 14 和所述半导体场终止区 13；所述耐压区与所述半导体场终止区 13 相接触且所构成的接触面垂直于所述半导体第一衬底区 14。

如图 5a-图 5b 所示的实例 2，该超结 LIGBT 其元胞结构包括：半导体第一衬底区 14，所述半导体第一衬底区为重掺杂区，其掺杂浓度大于  $10^{18} \text{ cm}^{-3}$ ；耐压区，其位于所述半导体第一衬底区表面上，由相互交替的对应不同导电类型的半导体第一漂移区 10 和半导体第二漂移区 20 构成，所述半导体第一漂移区 10 的导电类型与所述半导体第一衬底区 14 相同，所述导电类型为 N 型，所述半导体第二漂移区 20 的导电类型为 P 型；半导体场终止区 13，其与所述半导体第一衬底区 14 所对应的导电类型相同即 N 型并位于所述半导体第一衬底区 14 表面上，在所述半导体场终止区 13 中设有至少一个导电类型为 P 型的半导体集电区 22 且通过在所述半导体集电区 22 的部分表面覆盖导体以构成所述晶体管的集电极 03；半导体体区 21，其所对应的导电类型为 P 型；半导体发射区 11，其所对应的导电类型为 N 型并位于所述半导体体区 21 内，部分所述半导体体区 21 和部分所述半导体发射区 11 通过导体相连以构成所述晶体管的发射极 01；栅绝缘层 40，其被覆盖在部分所述半导体发射区 11、部分所述半导体体区 21 以及部分所述耐压区的表面，并通过覆盖在所述栅绝缘层 40 表面上的半导体多晶硅栅区 30 以及部分覆盖在所述半导体多晶硅栅区 30 上的导体构成所述晶体管的栅电极 02，所述半导体多晶硅栅区 30 所对应的导电类型为 N 型；并由部分所述半导体发射区 11、部分所述半导体体区 21、所述栅绝缘层 40、所述半导体多晶硅栅区 30、所述栅电极 02 和部分所述耐压区构成所述晶体管的栅极结构，所述栅极结构为平面型栅极结构或者沟槽型栅极结构；其中，所述半导体第一漂移区 10 和所述半导体第二漂移区 20 相接触且所构成的接触面分别垂直于所述半导体第一衬底区 14 和所述半导体场终止区 13；所述耐压区与所述半导体场终止区 13 相接触且所构成的接触面垂直于所述半导体第一衬底区 14；所述半导体场终止区 13 通过导电类型为 N 型的半导体缓冲区 12 与所述半导体集电区 22 接触，其中，所述缓冲区 12 位于所述半导体场终止区 13 内，所述半导体集电区 22 位于所述半导体缓冲区 12 内。

如图 6a-图 6b 所示的实例 3，该超结 LIGBT 其元胞结构包括：半导体第一

衬底区 14，所述半导体第一衬底区为重掺杂区，其掺杂浓度大于  $10^{18} \text{ cm}^{-3}$ ；耐压区，其位于所述半导体第一衬底区表面上，由相互交替的对应不同导电类型的半导体第一漂移区 10 和半导体第二漂移区 20 构成，所述半导体第一漂移区 10 的导电类型与所述半导体第一衬底区 14 相同，所述导电类型为 N 型，所述半导体第二漂移区 20 的导电类型为 P 型；半导体场终止区 13，其与所述半导体第一衬底区 14 所对应的导电类型相同即 N 型并位于所述半导体第一衬底区 14 表面上，在所述半导体场终止区 13 中设有至少一个导电类型为 P 型的半导体集电区 22 且通过在所述半导体集电区 22 的部分表面覆盖导体以构成所述晶体管的集电极 03；半导体体区 21，其所对应的导电类型为 P 型；半导体发射区 11，其所对应的导电类型为 N 型并位于所述半导体体区 21 内，部分所述半导体体区 21 和部分所述半导体发射区 11 通过导体相连以构成所述晶体管的发射极 01；栅绝缘层 40，其被覆盖在部分所述半导体发射区 11、部分所述半导体体区 21 以及部分所述耐压区的表面，并通过覆盖在所述栅绝缘层 40 表面上的半导体多晶硅栅区 30 以及部分覆盖在所述半导体多晶硅栅区 30 上的导体构成所述晶体管的栅电极 02，所述半导体多晶硅栅区 30 所对应的导电类型为 N 型；并由部分所述半导体发射区 11、部分所述半导体体区 21、所述栅绝缘层 40、所述半导体多晶硅栅区 30、所述栅电极 02 和部分所述耐压区构成所述晶体管的栅极结构，所述栅极结构为平面型栅极结构或者沟槽型栅极结构；其中，所述半导体第一漂移区 10 和所述半导体第二漂移区 20 相接触且所构成的接触面分别垂直于所述半导体第一衬底区 14 和所述半导体场终止区 13；所述耐压区与所述半导体场终止区 13 相接触且所构成的接触面垂直于所述半导体第一衬底区 14；所述半导体场终止区 13 通过导电类型为 P 型的半导体辅助区 24 与所述半导体集电区 22 接触，其中，接触面垂直于所述半导体第一衬底区 14，所述半导体集电区 22 位于所述半导体辅助区 24 内，所述半导体辅助区 24 采用与所述半导体第二漂移区 20 相同的杂质浓度分布。

如图 7a-图 7b 所示的实例 4，该超结 LIGBT 其元胞结构包括：半导体第一衬底区 14，所述半导体第一衬底区为重掺杂区，其掺杂浓度大于  $10^{18} \text{ cm}^{-3}$ ；耐压区，其位于所述半导体第一衬底区表面上，由相互交替的对应不同导电类型的半导体第一漂移区 10 和半导体第二漂移区 20 构成，所述半导体第一漂移区 10 的导电类型与所述半导体第一衬底区 14 相同，所述导电类型为 N 型，所述半导体第二漂移区 20 的导电类型为 P 型；半导体场终止区 13，其与所述半导体第

一衬底区 14 所对应的导电类型相同即 N 型并位于所述半导体第一衬底区 14 表面上，在所述半导体场终止区 13 中设有至少一个导电类型为 P 型的半导体集电区 22 且通过在所述半导体集电区的部分表面覆盖导体以构成所述晶体管的集电极 03；半导体体区 21，其所对应的导电类型为 P 型；半导体发射区 11，其所对应的导电类型为 N 型并位于所述半导体体区 21 内，部分所述半导体体区 21 和部分所述半导体发射区 11 通过导体相连以构成所述晶体管的发射极 01；栅绝缘层 40，其被覆盖在部分所述半导体发射区 11、部分所述半导体体区 21 以及部分所述耐压区的表面，并通过覆盖在所述栅绝缘层 40 表面上的半导体多晶硅栅区 30 以及部分覆盖在所述半导体多晶硅栅区 30 上的导体构成所述晶体管的栅电极 02，所述栅区 30 所对应的导电类型为 N 型；并由部分所述半导体发射区 11、部分所述半导体体区 21、所述栅绝缘层 40、所述半导体多晶硅栅区 30、所述栅电极 02 和部分所述耐压区构成所述晶体管的栅极结构，所述栅极结构为平面型栅极结构或者沟槽型栅极结构；其中，所述半导体第一漂移区 10 和所述半导体第二漂移区 20 相接触且所构成的接触面分别垂直于所述半导体第一衬底区 14 和所述半导体场终止区 13；所述耐压区与所述半导体场终止区 13 相接触且所构成的接触面垂直于所述半导体第一衬底区 14；所述元胞结构还包括第二衬底区 23，其位于所述半导体第一衬底区 14 底面，且掺杂浓度小于所述半导体第一衬底区 14。

如图 8a-图 8b 所示的实例 5，该超结 LIGBT 其元胞结构包括：半导体第一衬底区 14，所述半导体第一衬底区为重掺杂区，其掺杂浓度大于  $10^{18} \text{ cm}^{-3}$ ；耐压区，其位于所述半导体第一衬底区表面上，由相互交替的对应不同导电类型的半导体第一漂移区 10 和半导体第二漂移区 20 构成，所述半导体第一漂移区 10 的导电类型与所述半导体第一衬底区 14 相同，所述导电类型为 N 型，所述半导体第二漂移区 20 的导电类型为 P 型；半导体场终止区 13，其与所述半导体第一衬底区 14 所对应的导电类型相同即 N 型并位于所述半导体第一衬底区 14 表面上，在所述半导体场终止区 13 中设有至少一个导电类型为 P 型的半导体集电区 22 且通过在所述半导体集电区 22 的部分表面覆盖导体以构成所述晶体管的集电极 03；半导体体区 21，其所对应的导电类型为 P 型；半导体发射区 11，其所对应的导电类型为 N 型并位于所述半导体体区 21 内，部分所述半导体体区 21 和部分所述半导体发射区 11 通过导体相连以构成所述晶体管的发射极 01；栅绝缘层 40，其被覆盖在部分所述半导体发射区 11、部分所述半导体体区 21 以及

部分所述耐压区的表面，并通过覆盖在所述栅绝缘层 40 表面上的半导体多晶硅栅区 30 以及部分覆盖在所述半导体多晶硅栅区 30 上的导体构成所述晶体管的栅电极 02，所述半导体多晶硅栅区 30 所对应的导电类型为 N 型；并由部分所述半导体发射区 11、部分所述半导体体区 21、所述栅绝缘层 40、所述半导体多晶硅栅区 30、所述栅电极 02 和部分所述耐压区构成所述晶体管的栅极结构，所述栅极结构为平面型栅极结构或者沟槽型栅极结构；其中，所述半导体第一漂移区 10 和所述半导体第二漂移区 20 相接触且所构成的接触面分别垂直于所述半导体第一衬底区 14 和所述半导体场终止区 13；所述耐压区与所述半导体场终止区 13 相接触且所构成的接触面垂直于所述半导体第一衬底区 14；所述半导体场终止区 13 通过导电类型为 N 型的半导体缓冲区 12 与所述半导体集电区 22 接触，其中，所述半导体缓冲区 12 位于所述半导体场终止区 13 内，所述半导体集电区 22 位于所述半导体缓冲区 12 内；所述元胞结构还包括第二衬底区 23，其位于所述半导体第一衬底区 14 底面，且掺杂浓度小于所述半导体第一衬底区 14。

如图 9a-图 9b 所示的实例 6，该超结 LIGBT 其元胞结构包括：半导体第一衬底区 14，所述半导体第一衬底区为重掺杂区，其掺杂浓度大于  $10^{18} \text{ cm}^{-3}$ ；耐压区，其位于所述半导体第一衬底区表面上，由相互交替的对应不同导电类型的半导体第一漂移区 10 和半导体第二漂移区 20 构成，所述半导体第一漂移区 10 的导电类型与所述半导体第一衬底区 14 相同，所述导电类型为 N 型，所述半导体第二漂移区 20 的导电类型为 P 型；半导体场终止区 13，其与所述半导体第一衬底区 14 所对应的导电类型相同即 N 型并位于所述半导体第一衬底区 14 表面上，在所述半导体场终止区 13 中设有至少一个导电类型为 P 型的半导体集电区 22 且通过在所述半导体集电区 22 的部分表面覆盖导体以构成所述晶体管的集电极 03；半导体体区 21，其所对应的导电类型为 P 型；半导体发射区 11，其所对应的导电类型为 N 型并位于所述半导体体区 21 内，部分所述半导体体区 21 和部分所述半导体发射区 11 通过导体相连以构成所述晶体管的发射极 01；栅绝缘层 40，其被覆盖在部分所述半导体发射区 11、部分所述半导体体区 21 以及部分所述耐压区的表面，并通过覆盖在所述栅绝缘层 40 表面上的半导体多晶硅栅区 30 以及部分覆盖在所述半导体多晶硅栅区 30 上的导体构成所述晶体管的栅电极 02，所述半导体多晶硅栅区 30 所对应的导电类型为 N 型；并由部分所述半导体发射区 11、部分所述半导体体区 21、所述栅绝缘层 40、所述栅区 30、所述栅电极 02 和部分所述耐压区构成所述晶体管的栅极结构，所述栅极结构为

平面型栅极结构或者沟槽型栅极结构；其中，所述半导体第一漂移区 10 和所述半导体第二漂移区 20 相接触且所构成的接触面分别垂直于所述半导体第一衬底区 14 和所述半导体场终止区 13；所述耐压区与所述半导体场终止区 13 相接触且所构成的接触面垂直于所述半导体第一衬底区 14；所述半导体场终止区 13 通过导电类型为 P 型的半导体辅助区 24 与所述半导体集电区 22 接触，其中，接触面垂直于所述半导体第一衬底区 14，所述半导体集电区 22 位于所述半导体辅助区 24 内，所述半导体辅助区 24 采用与所述半导体第二漂移区 20 相同的杂质浓度分布；所述元胞结构还包括第二衬底区 23，其位于所述半导体第一衬底区 14 底面，且掺杂浓度小于所述半导体第一衬底区 14。

如图 10a-图 10b 所示的实例 7，该超结 LIGBT 其元胞结构包括：半导体第一衬底区 14，所述半导体第一衬底区为重掺杂区，其掺杂浓度大于  $10^{18} \text{ cm}^{-3}$ ；耐压区，其位于所述半导体第一衬底区表面上，由相互交替的对应不同导电类型的半导体第一漂移区 10 和半导体第二漂移区 20 构成，所述半导体第一漂移区 10 的导电类型与所述半导体第一衬底区 14 相同，所述导电类型为 N 型，所述半导体第二漂移区 20 的导电类型为 P 型；半导体场终止区 13，其与所述半导体第一衬底区 14 所对应的导电类型相同即 N 型并位于所述半导体第一衬底区 14 表面上，在所述半导体场终止区 13 中设有至少一个导电类型为 P 型的半导体集电区 22 且通过在所述半导体集电区的部分表面覆盖导体以构成所述晶体管的集电极 03；半导体体区 21，其所对应的导电类型为 P 型；半导体发射区 11，其所对应的导电类型为 N 型并位于所述半导体体区 21 内，部分所述半导体体区 21 和部分所述半导体发射区 11 通过导体相连以构成所述晶体管的发射极 01；栅绝缘层 40，其被覆盖在部分所述半导体发射区 11、部分所述半导体体区 21 以及部分所述耐压区的表面，并通过覆盖在所述栅绝缘层 40 表面上的半导体多晶硅栅区 30 以及部分覆盖在所述半导体多晶硅栅区 30 上的导体构成所述晶体管的栅电极 02，所述半导体多晶硅栅区 30 所对应的导电类型为 N 型；并由部分所述半导体发射区、部分所述半导体体区 21、所述栅绝缘层 40、所述栅区 30、所述栅电极 02 和部分所述耐压区构成所述晶体管的栅极结构，所述栅极结构为平面型栅极结构或者沟槽型栅极结构；其中，所述半导体第一漂移区 10 和所述半导体第二漂移区 20 相接触且所构成的接触面分别垂直于所述半导体第一衬底区 14 和所述半导体场终止区 13；所述耐压区与所述半导体场终止区 13 相接触且所构

成的接触面垂直于所述半导体第一衬底区 14；所述半导体场终止区 13 内至少被设置有一个导电类型为 N 型的半导体第一隔离区 15，所述半导体第一隔离区 15 与所述半导体第一衬底区 14 相接触且所述半导体场终止区 13 与所述半导体第一隔离区 15 的接触面垂直于所述半导体第一衬底区 14；所述元胞结构还包括第二衬底区 23，其位于所述半导体第一衬底区 14 底面，且掺杂浓度小于所述半导体第一衬底区 14。

如图 11a-图 11b 所示的实例 8，该超结 LIGBT 其元胞结构包括：半导体第一衬底区 14，所述半导体第一衬底区为重掺杂区，其掺杂浓度大于  $10^{18} \text{ cm}^{-3}$ ；耐压区，其位于所述半导体第一衬底区表面上，由相互交替的对应不同导电类型的半导体第一漂移区 10 和半导体第二漂移区 20 构成，所述半导体第一漂移区 10 的导电类型与所述半导体第一衬底区 14 相同，所述导电类型为 N 型，所述半导体第二漂移区 20 的导电类型为 P 型；半导体场终止区 13，其与所述半导体第一衬底区 14 所对应的导电类型相同即 N 型并位于所述半导体第一衬底区 14 表面上，在所述半导体场终止区 13 中设有至少一个导电类型为 P 型的半导体集电区 22 且通过在所述半导体集电区 22 的部分表面覆盖导体以构成所述晶体管的集电极 03；半导体体区 21，其所对应的导电类型为 P 型；半导体发射区 11，其所对应的导电类型为 N 型并位于所述半导体体区 21 内，部分所述半导体体区 21 和部分所述半导体发射区 11 通过导体相连以构成所述晶体管的发射极 01；栅绝缘层 40，其被覆盖在部分所述半导体发射区 11、部分所述半导体体区 21 以及部分所述耐压区的表面，并通过覆盖在所述栅绝缘层 40 表面上的半导体多晶硅栅区 30 以及部分覆盖在所述半导体多晶硅栅区 30 上的导体构成所述晶体管的栅电极 02，所述栅区半导体多晶硅 30 所对应的导电类型为 N 型；并由部分所述半导体发射区、部分所述半导体体区 21、所述栅绝缘层 40、所述半导体多晶硅栅区 30、所述栅电极 02 和部分所述耐压区构成所述晶体管的栅极结构，所述栅极结构为平面型栅极结构或者沟槽型栅极结构；其中，所述半导体第一漂移区 10 和所述半导体第二漂移区 20 相接触且所构成的接触面分别垂直于所述半导体第一衬底区 14 和所述半导体场终止区 13；所述耐压区与所述半导体场终止区 13 相接触且所构成的接触面垂直于所述半导体第一衬底区 14；所述半导体场终止区 13 通过导电类型为 N 型的半导体缓冲区 12 与所述半导体集电区 22 接触，其中，所述半导体缓冲区 12 位于所述半导体场终止区 13 内，所述半导体

集电区 22 位于所述半导体缓冲区 12 内；所述半导体场终止区 13 内至少被设置有一个导电类型为N型的半导体第一隔离区 15，所述半导体第一隔离区 15 与所述半导体第一衬底区 14 相接触且所述半导体场终止区 13 与所述半导体第一隔离区 15 的接触面垂直于所述半导体第一衬底区 14；所述元胞结构还包括第二衬底区 23，其位于所述半导体第一衬底区 14 底面，且掺杂浓度小于所述半导体第一衬底区 14。

如图 12a-图 12b 所示的实例 9，该超结 LIGBT 其元胞结构包括：半导体第一衬底区 14，所述半导体第一衬底区为重掺杂区，其掺杂浓度大于  $10^{18} \text{ cm}^{-3}$ ；耐压区，其位于所述半导体第一衬底区表面上，由相互交替的对应不同导电类型的半导体第一漂移区 10 和半导体第二漂移区 20 构成，所述半导体第一漂移区 10 的导电类型与所述半导体第一衬底区 14 相同，所述导电类型为 N 型，所述半导体第二漂移区 20 的导电类型为 P 型；半导体场终止区 13，其与所述半导体第一衬底区 14 所对应的导电类型相同即 N 型并位于所述半导体第一衬底区 14 表面上，在所述半导体场终止区 13 中设有至少一个导电类型为 P 型的半导体集电区 22 且通过在所述半导体集电区 22 的部分表面覆盖导体以构成所述晶体管的集电极 03；半导体体区 21，其所对应的导电类型为 P 型；半导体发射区 11，其所对应的导电类型为 N 型并位于所述半导体体区 21 内，部分所述半导体体区 21 和部分所述半导体发射区 11 通过导体相连以构成所述晶体管的发射极 01；栅绝缘层 40，其被覆盖在部分所述半导体发射区 11、部分所述半导体体区 21 以及部分所述耐压区的表面，并通过覆盖在所述栅绝缘层 40 表面上的半导体多晶硅栅区 30 以及部分覆盖在所述半导体多晶硅栅区 30 上的导体构成所述晶体管的栅电极 02，所述半导体多晶硅栅区 30 所对应的导电类型为 N 型；并由部分所述半导体发射区、部分所述半导体体区 21、所述栅绝缘层 40、所述半导体多晶硅栅区 30、所述栅电极 02 和部分所述耐压区构成所述晶体管的栅极结构，所述栅极结构为平面型栅极结构或者沟槽型栅极结构；其中，所述半导体第一漂移区 10 和所述半导体第二漂移区 20 相接触且所构成的接触面分别垂直于所述半导体第一衬底区 14 和所述半导体场终止区 13；所述耐压区与所述半导体场终止区 13 相接触且所构成的接触面垂直于所述半导体第一衬底区 14；所述半导体场终止区 13 通过导电类型为 P 型的半导体辅助区 24 与所述半导体集电区 22 接触，其中，接触面垂直于所述半导体第一衬底区 14，所述半导体集电区 22 位于

所述半导体辅助区 24 内，所述半导体辅助区 24 采用与所述半导体第二漂移区 20 相同的杂质浓度分布；所述半导体辅助区 24 半导体场终止区内至少被设置有一个导电类型为 N 型的半导体第二隔离区 16，所述半导体第二隔离区 16 与所述半导体第一衬底区 14 相接触且所述半导体辅助区 24 半导体场终止区与所述半导体第二隔离区 16 的接触面垂直于所述半导体第一衬底区 14；所述元胞结构还包括第二衬底区 23，其位于所述半导体第一衬底区 14 底面，且掺杂浓度小于所述半导体第一衬底区 14。

另，由于第一种导电类型为 P 型，则第二种导电类型为 N 型时所对应的该超结 LIGBT 结构特征与原理与上述第一种导电类型为 N 型类似，这里不再赘述。

以上所述，仅为本发明较佳的具体实施方式，但本发明的保护范围并不局限于此，任何熟悉本技术领域的技术人员在本发明揭露的技术范围内，根据本发明的技术方案及其发明构思加以等同替换或改变，都应涵盖在本发明的保护范围之内。