

权 利 要 求 书

1、一种相位和幅值可控的 B 码装置，其特征在于，包括：

依次连接的 B 码输入单元、FPGA 编解码单元以及 B 码输出单元；

5 所述 B 码输入单元被配置为将外部输入的 B 码信号输入至所述 FPGA 编解码单元；

所述 FPGA 编解码单元被配置为对所述 B 码信号进行编解码，得到不同幅度的正弦波数据；

所述 B 码输入单元被配置为输出所述不同幅度的 B 码信号数据；

10 ~~2、根据权利要求 1 所述的装置，其特征在于，所述 B 码输入单元包括：B 码交流码输入单元；~~

所述 B 码交流码输入单元包括变压器平衡输入模块，数字可调节运放，比较器和 ADC 模数转换芯片；所述变压器平衡输入模块与所述数字可调节运放连接，所述数字可调节运放分别所述比较器和所述 ADC 模数转换芯片连接，所述比较器与所述 FPGA 编解码单元连接，所述 ADC 模数转换芯片与所述 FPGA 编解码单元连接。

~~32、根据权利要求 21 所述的装置，其特征在于，所述 B 码输入单元还包括：B 码直流码输入单元；~~

20 所述 B 码直流码输入单元包括光电隔离输入模块和驱动接口电路；所述光电隔离输入模块与所述驱动接口电路连接，所述驱动接口电路与所述 FPGA 编解码单元连接。

~~43、根据权利要求 1 所述的装置，其特征在于，所述 FPGA 编解码单元包括解码单元；~~

25 所述解码单元包括 1kHz 时钟恢复模块，信号采集模块，幅值检测模块、DC 码恢复模块和 DC 解码模块；所述 1kHz 时钟恢复模块被配置为提取所述 B 码交流码 1kHz 载波提取；所述信号采集模块和所述幅值检测模块被配置为控制 B 码交流码幅值的增益；所述 DC 码恢复模块被配置为将数字 B 码交流码转换为直流码；所述 DC 解码模块被配置为对所述直流码进行解码处理。

54、根据权利要求 43 所述的装置，其特征在于，所述 FPGA 编解码单元还包括编码单元；

所述编码单元包括直流码检测模块，正弦码表提取模块，幅度控制模块，正弦信号输出接口，DC 编码模块和 SPI 接口驱动模块；

5 所述直流码检测模块被配置为检测解码后的直流码；所述 DC 编码模块被配置为对所述直流码进行编码；所述正弦码表提取模块和所述幅度控制模块被配置为根据编码后的直流码输出不同幅度的正弦波数据；所述 SPI 接口驱动模块被配置为控制所述 B 码输出单元输出 B 码信号。

65、根据权利要求 1 所述的装置，其特征在于，所述 B 码输出单元包
10 括：B 码交流码输出单元；

所述 B 码交流码输出单元包括依次连接的 DAC 数模转换芯片，运算放大器以及变压器平衡输出模块；

所述 DAC 数模转换芯片被配置为对输出的 B 码交流码信号进行数模转换；所述运算放大器被配置为放大所述 B 码交流码信号，所述变压器平衡输出模块被配置为输出放大后的所述 B 码交流码信号。
15

76、根据权利要求 65 所述的装置，其特征在于，所述 B 码输出单元还包括：B 码直流码输出单元；

所述 B 码直流码输出单元包括相连的驱动接口电路和光电隔离输出模块；

20 所述驱动接口电路被配置为对输出的 B 码直流码信号进行电平转换处理，所述光电隔离输出模块被配置为输出完成电平转换的 B 码直流码信号。

87、根据权利要求 32 或 76 所述的装置，其特征在于，所述驱动接口电路为 RS422 驱动接口电路。

25 98、根据权利要求 65 所述的装置，其特征在于，所述 B 码交流码信号的幅度范围为 0.5V~12V；调制比范围为 2:1~6:1。

109、根据权利要求 43 或 45 所述的装置，其特征在于，所述 B 码交流码的解码精度为 10us，所述 B 码直流码的解码精度为 5ns。